



MICROCONTROLEURS



INTRODUCTION

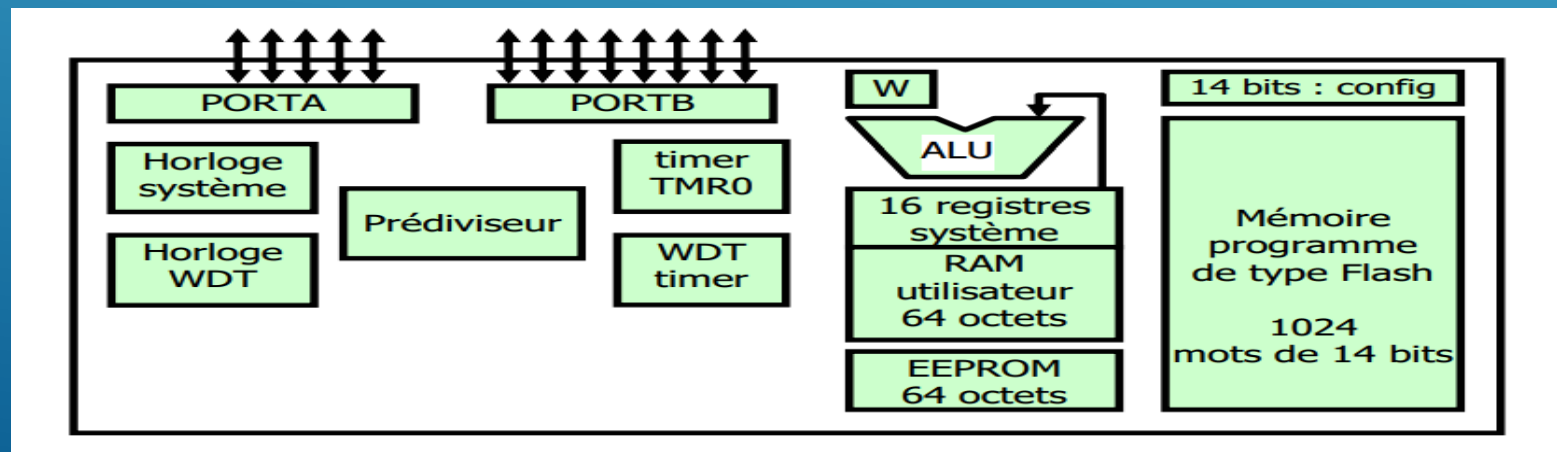
Un PIC est un microcontrôleur, c'est une unité de traitement de l'information de type microprocesseur à laquelle on a ajouté des périphériques internes permettant de faciliter l'interfaçage avec le monde extérieur sans nécessiter l'ajout de composants externes. Les PICs sont des composants RISC (Reduce Instructions Construction Set), ou encore composant à jeu d'instructions réduit. L'avantage est que plus on réduit le nombre d'instructions, plus facile et plus rapide en est le décodage, et plus vite le composant fonctionne.

La famille des PICs est subdivisée en 3 grandes familles :

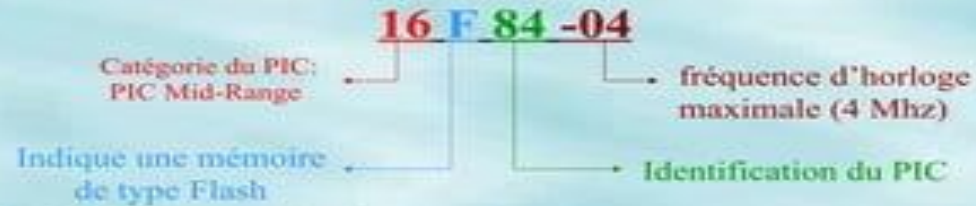
- La famille Base-Line, qui utilise des mots d'instructions de 12 bits,
- la famille Mid-Range, qui utilise des mots de 14 bits (et dont font partie la 16F84 et 16F876), et
- la famille High-End, qui utilise des mots de 16 bits. Nous nous limiterons dans ce document à la famille Mid-Range et particulièrement au PIC 16F84, sachant que si on a tout assimilé, on pourra facilement passer à une autre famille, et même à un autre microcontrôleur.

Les caractéristiques principales du 16F84 sont :

- Une mémoire programme de type flash de 1K (1024) mots de 14 bits
- Une mémoire RAM constituée :
 - o Des registres de control SFR (Special Function Registers)
 - o 68 octets de RAM utilisateur appelés aussi GPR (General Propose Resisters)
- Une mémoire EEPROM de donnée de 64 octets
- Deux ports d'entrée sortie, un de 8 bits et un de 5 bits
- Un timer/Compteur cadencé par une horloge interne ou externe
- Un chien de garde / compteur qui est un timer particulier
- Un prédiviseur de fréquence programmable permettant d'étendre les possibilités du Timer TMR0 et du chien de garde WDT
- 4 sources d'interruption
 - L'horloge peut être générée par 4 types d'oscillateurs sélectionnables
- Protection de code
- Fonctionnement en mode sleep pour réduction de la consommation
- Programmation par mode ICSP (In Circuit Serial Programming)



Identification d'une PIC



Le PIC existe aussi en deux versions:

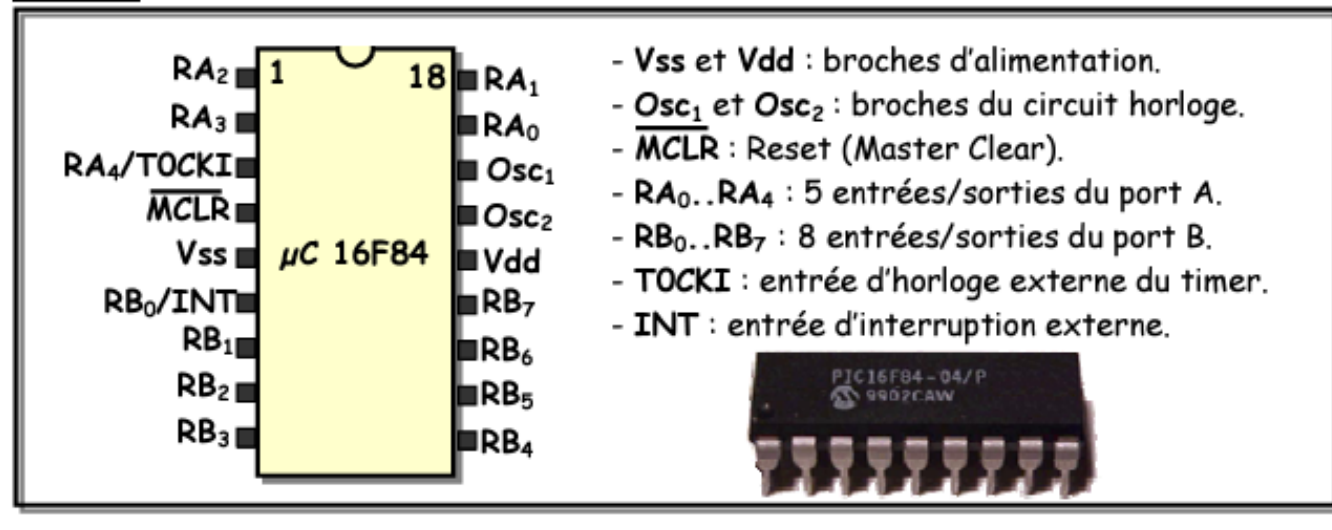
- PIC16F 84 : pour une utilisation dans une gamme d'alimentation classique (4.5 à 5.5V).
- PIC16LF84: pour une gamme étendue de l'alimentation (2 à 6V).

Pour identifier un PIC, on utilise simplement son numéro :

- Les 2 premiers chiffres indiquent la catégorie du PIC, 16 indique un PIC Mid-Range.
- Vient ensuite parfois une lettre L, celle-ci indique que le PIC peut fonctionner avec une plage de tension beaucoup plus tolérante.
- Vient en suite une ou deux lettres pour indiquer le type de mémoire programme : - C indique que la mémoire programme est une EPROM ou plus rarement une EEPROM - CR pour indiquer une mémoire de type ROM - F pour indiquer une mémoire de type FLASH.
- On trouve ensuite un nombre qui constitue la référence du PIC. • On trouve ensuite un tiret suivi de deux chiffres indiquant la fréquence d'horloge maximale que le PIC peut recevoir. Donc, un 16F84-04 est un PIC Mid-Range donc la mémoire programme est de type FLASH de référence 84 et capable d'accepter une fréquence d'horloge de 4MHz.

STRUCTURE EXTERNE

Figure 1



PDIP, SOIC

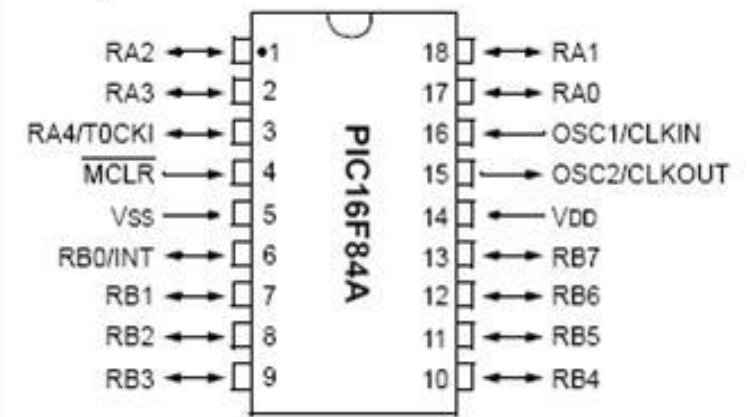
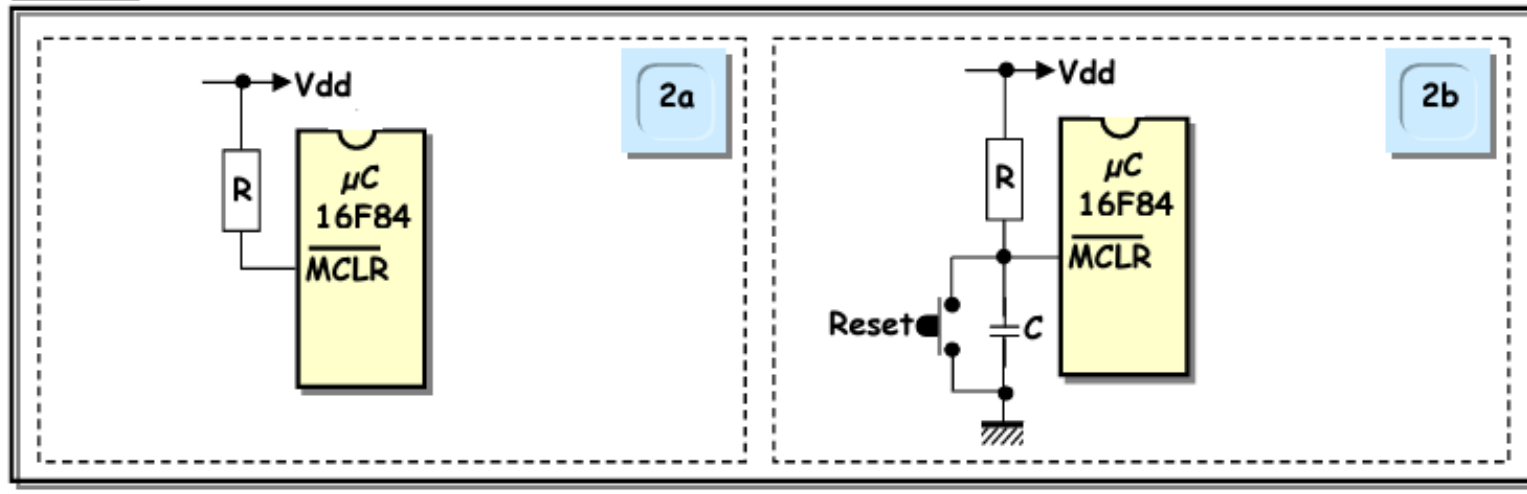


Figure 2



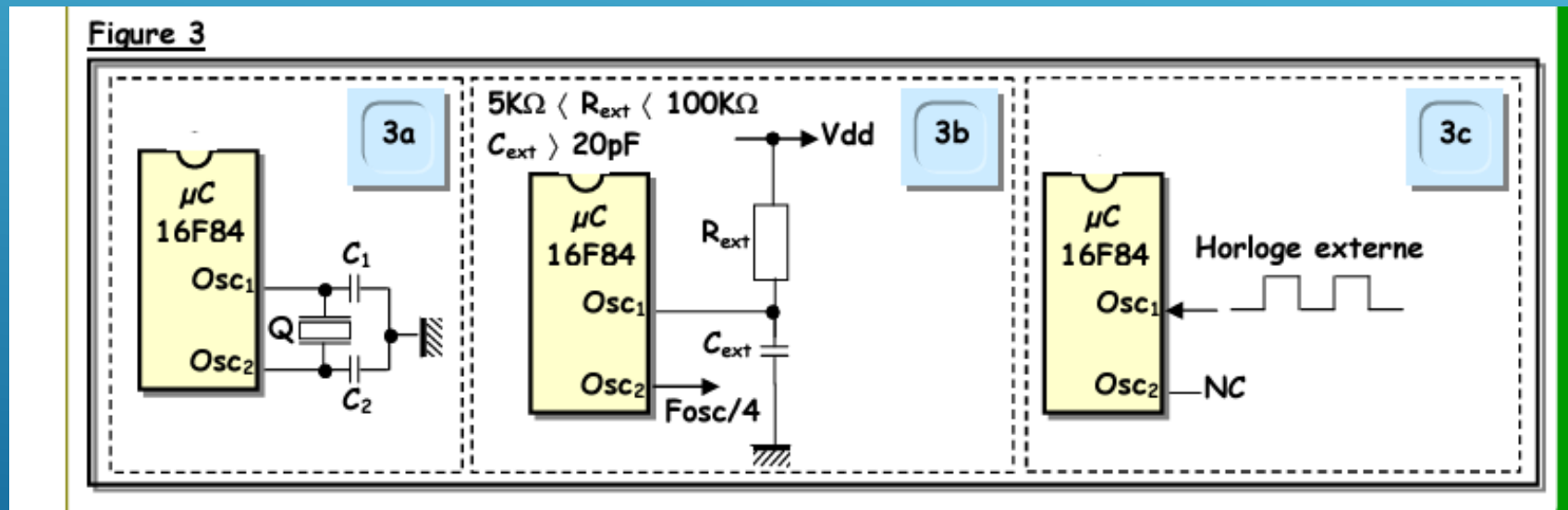
La tension nominale de l'alimentation du μC 16F84 est +5 V : $V_{dd}=+5$ V et $V_{ss}=0$ V. Le Reset du μC 16F84 peut avoir plusieurs causes :

- ☐ Une mise sous tension POR (Power On Reset) : voir figure 2a
- ☐ Une mise à 0 de la broche MCLR (Reset manuelle) : voir figure 2b.
- ☐ Un débordement du timer du chien de garde WDT : voir plus tard.

Le fonctionnement du μC 16F84 nécessite une horloge qui rythme l'exécution des instructions du programme. On distingue trois modes d'horloge : □ Horloge interne à quartz (Figure 3a) : Avec l'oscillateur à quartz, on peut avoir des fréquences allant de 4 MHz jusqu'à 20 MHz selon le type du μC .

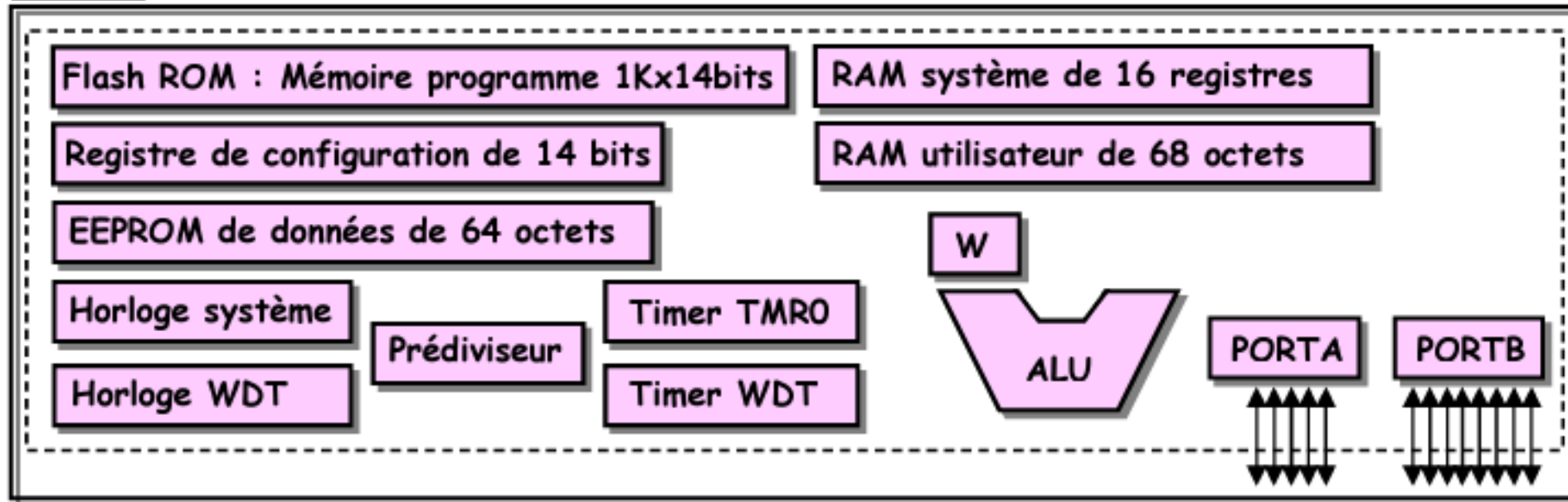
□ Horloge interne à circuit RC (Figure 3b) : Avec un oscillateur à circuit RC, la fréquence de l'oscillation dépend de la tension V_{dd} et des éléments R_{ext} et C_{ext} .

□ Horloge externe (Figure 3c) : Application d'un signal horloge externe.



Organisation interne

Figure 4



Horloge système

L'horloge système ou horloge instruction, est la base du temps interne qui cadence le fonctionnement du μC . Quelque soit l'oscillateur utilisé, l'horloge système s'obtient en divisant la fréquence de l'oscillateur par 4. Exemple : Avec un quartz de 4 MHz, on obtient une horloge instruction de 1 MHz, soit le temps pour exécuter une instruction de 1 μs .

Mémoire Flash ROM

Cette mémoire de 1024 mots de 14 bits stocke le programme. Elle est permanente et reprogrammable à souhait. Chaque position contient une instruction. Suite à un Reset ou lors d'une mise sous tension, le μC commence l'exécution du programme à l'adresse 0. De plus, lorsqu'il y a une interruption, il va à l'adresse 4.

Registre de configuration

Pendant la phase de la programmation du μC , on programme aussi un registre de configuration logé dans la mémoire EEPROM. Ce registre est un mot de 14 bits qui permet de :

- Choisir le type de l'oscillateur pour l'horloge.
- Valider ou non le timer du watchdog WDT.
- Autoriser ou non une temporisation à la mise sous tension.
- Interdire ou non la lecture des mémoires de programme et de données.

Registre de configuration



- Bits FOSC0 et FOSC1 : Sélection du type d'oscillateur pour l'horloge.
FOSC1 ET FOSC0=11 □ Oscillateur à circuit RC jusqu'à 4 MHz.
FOSC1FOSC0=10 □ Oscillateur HS, quartz haute fréquence, jusqu'à 20 MHz.
FOSC1FOSC0=01 □ Oscillateur XT, quartz standard jusqu'à 4 MHz.
FOSC1FOSC0=00 □ Oscillateur LP, quartz basse fréquence, jusqu'à 200 KHz.
- Bit WDTE : Validation du timer du watchdog WDT. WDTE=1 □ WDT validé et WDTE=0 □ WDT inhibé.
- Bit PWRT : Validation d'une temporisation à la mise sous tension. Le µC possède un timer permettant de retarder de 72 ms le lancement du programme après la mise sous tension. Ce délai maintient le µC à l'arrêt et permet ainsi à la tension d'alimentation de bien se stabiliser.
PWRT=1 □ le µC démarre tout de suite et PWRT=0 □ le µC attend 72 ms.
- □ Bits CP : Protection en lecture des mémoires de programme et de données. CP=1 □ pas de protection et CP=0 □ protection activée

Mémoire EEPROM de données

Cette mémoire est constituée de 64 octets que l'on peut lire et écrire depuis un programme. Ces octets sont conservés même après une coupure de l'alimentation et sont très utiles pour conserver des paramètres semi permanents : code d'accès, version du programme, message d'accueil, valeur invariable, etc.

Mémoire RAM

Les registres SFR (Special Function Register), ce sont les registres de fonctionnement du PIC. L'ensemble de ces registres est souvent appelé fichier des registres. Nous reviendrons sur ces registres tout le long de ce document.

- Les registres GPR (General Propose Register) sont des positions mémoire que l'utilisateur peut utiliser pour stocker ses variables et ces données. On remarquera donc que, indépendamment de leur nature, les position de la RAM sont toujours appelé registres bank 0 bank 1

00 INDF INDF 80 01 TMR0 OPTION 81 02 PCL PCL 82 03 STATUS STATUS 83 04 FSR FSR 84 05 PORTA TRISA 85 06 PORTB TRISB 86 07 87 08 EEDATA EECON1 88 09 EEADR EECON2 89 0A PCLATH PCLATH 8A 0B INTCON INTCON 8B 0C Mémoire 8C La mémoire RAM est organisée en deux banks, pour accéder à un registre, il faut d'abord se placer dans le bank où il se trouve. Ceci est réalisé en positionnant le bit RP0 du registre STATUS. (RP0 = 0 → Bank 0, RP0 = 1 → Bank 1)

Figure 5

Ⓢ	Banque 0	Banque 1	Ⓢ
00	INDF	INDF	80
01	TMR0	OPTION	81
02	PCL	PCL	82
03	STATUS	STATUS	83
04	FSR	FSR	84
05	PORTA	TRISA	85
06	PORTB	TRISB	86
07			87
08	EEDATA	EECON1	88
09	EEADR	EECON2	89
0A	PCLATH	PCLATH	8A
0B	INTCON	INTCON	8B
0C ⋮ 4F	Mémoire utilisateur	Idem	8C ⋮ CF

Registre STATUS

⇒

		RP0	TO	PD	Z	DC	C
--	--	-----	----	----	---	----	---

RP0=0 ⇒ banque 0 et RP0=1 ⇒ banque 1.

Le port d' E/S PORTA

Le port A désigné par PORTA est un port de 5 bits (RA0 à RA4). Chaque E/S est compatible TTL. La configuration de direction pour chaque bit du port est déterminée avec le registre TRISA.

- Bit i de TRISA = 0 CE bit i de PORTA configuré en sortie
- Bit i de TRISA = 1 CE bit i de PORTA configuré en entrée La broche RA4 est multiplexée avec l'entrée horloge du timer TMR0, elle peut donc être utilisée soit comme E/S normale du port A, soit comme entrée horloge pour le Timer TMR0, le choix se fait à l'aide du bit T0CS du registre OPTION_REG.
- T0CS = 0 Æ RA4 est une E/S normale
- T0CS = 1 Æ RA4 = horloge externe pour le timerTMR0

Le port d' E/S PORTB

Le port port B désigné par PORTB est un port bidirectionnel de 8 bits (RB0 à RB7). Toutes les broches sont compatibles TTL. La configuration de direction se fait à l'aide du registre TRISB. (Voir PORTA / TRISA) En entrée, la ligne RB0 appelée aussi INT peut déclencher l'interruption externe INT. En entrée, une quelconque des lignes RB4 à RB7 peut déclencher l'interruption RBI. Nous reviendrons là-dessus dans le paragraphe réservé aux interruptions.

Registre OPTION REG OPTION

RBPU=0 □ les broches configurées en entrées sont connectées à des résistances de rappel à Vdd et les broches configurées en sorties sont dépourvues automatiquement de ces résistances de rappel. En entrée, la broche RB0 appelée aussi INT peut déclencher l'interruption externe INT et une quelconque des broches RB4 à RB7 peut déclencher l'interruption RBI. Chaque broche du port B configurée en sortie peut fournir un courant de 20 mA au maximum, mais tout le port B configuré en sortie ne peut pas débiter un courant total supérieur à 100 mA. Chaque broche du port B configurée en entrée peut accepter un courant de 25 mA au maximum, mais tout le port B configuré en entrée ne peut pas accepter un courant total supérieur à 150 mA □ Remarque : Au Reset du μC , les ports PORTA et PORTB sont configurés en entrée.

