TP N°1 LES PORTES LOGIQUES DE BASE

1. But

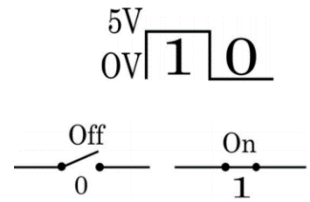
☐S'initier à l'électronique numérique par la connaissance des concepts fondamentaux relatifs aux différentes portes logiques (Logigramme, Tables de vérité, Circuits intégrés, Câblage).

☐La vérification de quelques portes logiques en utilisant les circuits intégrés.

2. Matériels utilisés

- Plaque d'essai,
- Fils de connexion,
- Circuits intégrés :7400, 7402, 7404, 7408, 7432, 7486 et 74266.

3. Éléments de base d'un système logique



Dans un système logique, le codage d'information utilise deux niveaux de tension, chaque niveau de tension est associé à un état logique :

- '0' logique correspond à une tension entre 0 et 0.8V.

- '1' logique correspond à une tension entre 2.4 et 5V.

Le '0' et '1' logique peuvent être représentés par ON et OFF d'un interrupteur

De ce fait, la valeur 5 en binaire (101) peut être représentée sous l'un des deux formes suivantes :

4. Portes logiques et Algèbre de Boole

En mathématique, on a les opérations arithmétiques (Addition, soustraction, division et multiplication (+, -, /, x)), et un deuxième type d'opérations qui s'applique seulement aux nombres logiques (0 et 1), elles s'appellent les opérations logiques et qui permettent de réaliser des fonctions logiques.

Ces opérations sont divisées en deux types :

- Opérations **logiques fondamentales** : NON (NOT), ET(AND), OU(OR) ;
- Opérations **dérivées** : NON-ET (NAND), NON-OU (NOR), OU-EXCLUSIF (XOR), NONOU-EXCLUSIF (NXOR).

Les opérateurs NON (NOT), ET (AND) et OU (OR) jouent un rôle privilégié dans la mesure où ils sont « génériques », c'est à dire que toute fonction combinatoire peut être exprimée à l'aide de ces opérateurs élémentaires.

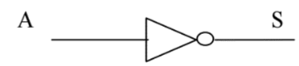
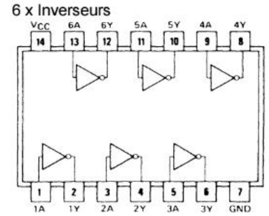
En électronique numérique, toutes ces opérations logiques sont effectuées par des portes logiques.

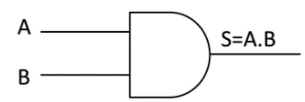
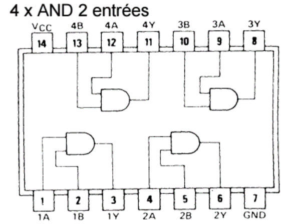
L'algèbre de Boole est un ensemble de variables à deux états de valeurs de vérité 1 (vrai), 0 (faux), qu'on appelle Variable d'entrée (les variables d'entrée sont celles sur lesquelles on peut agir directement, ce sont des variables logiques indépendantes), muni d'un nombre limité d'opérateur pour fournir la Variable de sortie (variable contenant l'état de la fonction après l'évaluation des opérateurs logiques sur les variables d'entrée).

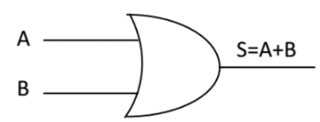
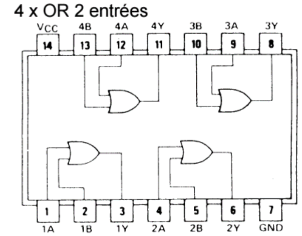
5. Les portes logiques

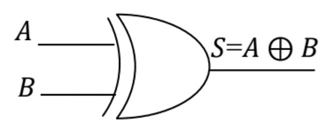
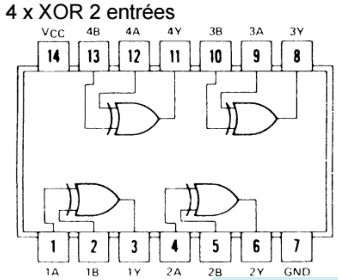
Pour chaque opérateur, nous indiquerons le ou le symbole couramment rencontré, puis nous en donnerons une description sous forme de table de vérité, d'expression algébrique, et le circuit intégré correspondant.

<table>
<tr><th>La porte logique</th><th>L’équation</th><th>Table de vérité</th><th>Symbole graphique</th><th>Circuit Intégré correspondant</th></tr>
<tr><td>Non (Not)</td><td>$S = \bar{A}$

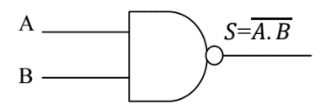
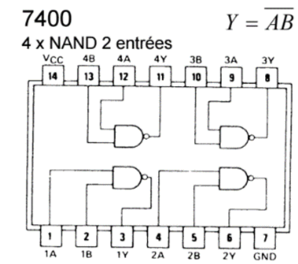
S est vraie si A est fausse</td><td><table><tr><th>A</th><th>S</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table></td><td></td><td>7404 $Y = \bar{A}$
6 x Inverseurs
</td></tr>
<tr><td>ET (AND)</td><td>$S = A.B$

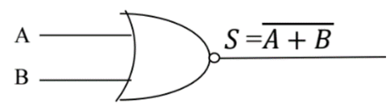
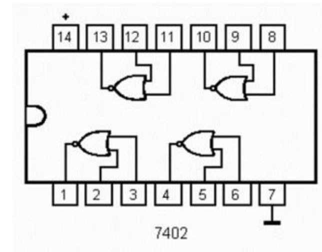
S est vraie si A est vraie et B est vraie</td><td><table><tr><th colspan="2">Entrées</th><th>Sortie</th></tr><tr><th>A</th><th>B</th><th>S = A . B</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table></td><td></td><td>7408 $Y = AB$
4 x AND 2 entrées
</td></tr>
<tr><td>OU (OR)</td><td>$S = A + B$

S est vraie si A est vraie ou B est vraie, ou les deux</td><td><table><tr><th colspan="2">Entrées</th><th>Sortie</th></tr><tr><th>A</th><th>B</th><th>S=A+B</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table></td><td></td><td>7432 $Y = A + B$
4 x OR 2 entrées
</td></tr>
<tr><td>OU Exclusif (XOR)</td><td>$S = A \otimes B = \bar{A}.B + A.\bar{B}$

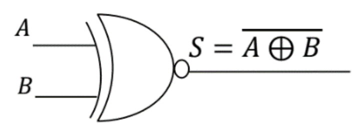
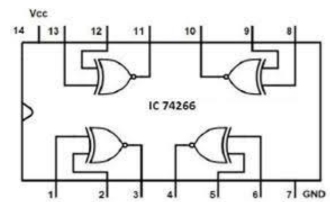
S est vraie si A est vraie ou B est vraie, mais pas les deux</td><td><table><tr><th colspan="2">Entrées</th><th>Sortie</th></tr><tr><th>A</th><th>B</th><th>$S=A \oplus B$</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table></td><td></td><td>7486 $Y = A \oplus B$
4 x XOR 2 entrées
</td></tr>
</table>

<table>
<tr><th>Porte logique</th><th>L’équation</th><th>Table de vérité</th><th>Symbole graphique</th><th>Circuit Intégré correspondant</th></tr>
<tr>
<td>NON-ET (NAND)</td>
<td>$S = \overline{A.B}$

S est vraie si A est fausse ou B est fausse, ou les deux</td>
<td><table>
<tr><th colspan="2">Entrées</th><th colspan="2">Sorties</th></tr>
<tr><th>A</th><th>B</th><th>A.B</th><th>$S = \overline{A.B}$</th></tr>
<tr><td>0</td><td>0</td><td>0</td><td>1</td></tr>
<tr><td>0</td><td>1</td><td>0</td><td>1</td></tr>
<tr><td>1</td><td>0</td><td>0</td><td>1</td></tr>
<tr><td>1</td><td>1</td><td>1</td><td>0</td></tr>
</table></td>
<td></td>
<td></td>
</tr>
<tr>
<td>NON-OU: (NOR)</td>
<td>$S = \overline{A + B}$

S est vraie si A est fausse et B est fausse.</td>
<td><table>
<tr><th colspan="2">Entrées</th><th colspan="2">Sorties</th></tr>
<tr><th>A</th><th>B</th><th>A + B</th><th>$S = \overline{A + B}$</th></tr>
<tr><td>0</td><td>0</td><td>0</td><td>1</td></tr>
<tr><td>0</td><td>1</td><td>0</td><td>1</td></tr>
<tr><td>1</td><td>0</td><td>0</td><td>1</td></tr>
<tr><td>1</td><td>1</td><td>1</td><td>0</td></tr>
</table></td>
<td></td>
<td>$S = \overline{A + B}$
</td>
</tr>
<tr>
<td>NON-OU Exclusif - (XNOR)

.</td>
<td>$S = \overline{A \otimes B} = \bar{A}.\bar{B} + A.B$

S est vraie si A est vraie et B est vrai ou les deux faux</td>
<td><table>
<tr><th colspan="2">Entrées</th><th>Sortie</th></tr>
<tr><th>A</th><th>B</th><th>$S = \overline{A \oplus B}$</th></tr>
<tr><td>0</td><td>0</td><td>1</td></tr>
<tr><td>0</td><td>1</td><td>0</td></tr>
<tr><td>1</td><td>0</td><td>0</td></tr>
<tr><td>1</td><td>1</td><td>1</td></tr>
</table></td>
<td></td>
<td></td>
</tr>
</table>

6. Manipulation

Partie A :

1. Montez les circuits 7400, 7408, 7432, 7404,7402, 7486, 74266 un par un, sur la plaque d'essai et alimentez-les en reliant la broche 7 au 0V et la broche 14 au 5V.

2. Complétez la table de vérité des différentes portes logiques en appliquant les différentes combinaisons de A et B sur leurs entrées et en prenant les résultats des opérations logiques sur leurs sorties.

Notez que :

- LED allumée, signifie qu'il y a **5V** à la sortie et qui représente un **(1) logique**
- LED éteinte, signifie qu'il y a **0V** à la sortie et qui représente un **(0) logique**.

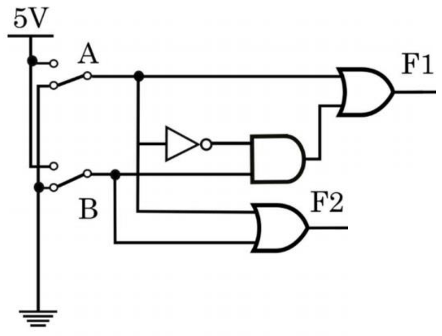
A	B	$S1 = \bar{A}$	$S2 = A.B$	$S3 = \overline{A.B}$	$S4 = A + B$	$S4 = \overline{A + B}$	$S5 = A \oplus B$	$S6 = \overline{A \oplus B}$
0	0							
0	1							
1	0							
1	1							

Partie B :

1. Ecrire les fonctions logiques F1 et F2.

2. Réalisez le logigramme ci-dessous puis complétez la table de vérité.

3. Déduire la relation entre les deux fonctions F1 et F2, qu'en concluez-vous



F1= …………………………………………………………….

F2=…………………………………………………………….

A	B	F1	F2
0	0	0	
0	1	1	
1	0	1	
1	1	1	