

Ministre de l'Enseignement Supérieur et de la Recherche Scientifique
Université Mohamed Seddik BENYAHIA - Jijel
Faculté des Sciences & de la Technologie
Département d'Electronique



Matière Fondamentale :

Systemes à Microprocesseurs



Responsable de la matière :
Dr-HDR. Ammar SOUKKOU

✚ Le contenu de la matière est élaboré selon le programme officiellement agréé et confirmé par le CPNDST (2018/2019).

✚ Public ciblé :

- Troisième année Licence Electronique (S5).



Contenu de La matière

- a. Description de la matière
- b. Objectifs de l'enseignement
- c. Connaissances préalables recommandées
- d. Organisation
- e. Références biblio-webo graphiques



a. Description de la matière

UE Fondamentale : UEF 3.1.1

Semestre: S5	Crédits	Coefficients	Volume horaire hebdomadaire			Volume Horaire Semestriel (15 semaines)	Travail Complémentaire en Consultation (15 semaines)	Mode d'évaluation	
Intitulé de la matière			Cours	TD	TP			Contrôle Continu	Examen
Systemes à Microprocesseurs	6	3	3h00	1h30	/	67h30	82h30	40%	60%

b. Objectifs de l'enseignement

Poursuivre l'étude des circuits séquentiels entamés dans le semestre S4. Enseigner à l'étudiant l'architecture, le fonctionnement et la programmation d'un microprocesseur 8 bits, lui faire enfin acquérir les mécanismes de fonctionnement d'un système à microprocesseur (interfaçage, interruptions) ainsi que sa programmation en assembleur.

c. Connaissances préalables recommandées

Logique combinatoire et séquentielle.

d. Sommaire

Chapitre 1 : Les mémoires à semi-conducteurs

(3 Semaines)

- 1.1. Définitions
- 1.2. Caractéristiques générales des mémoires
- 1.3. Différents types de mémoires à semi-conducteurs - architecture interne
 - 1.3.1. La mémoire vive : RAM
 - 1.3.2. La mémoire morte : ROM
- 1.4. Décodage d'adresse – Interfaçage Microprocesseur/mémoire
- 1.7. Mémoires spéciaux : Piles
- 1.8. Exercices

Chapitre 2 : Architecture des ordinateurs

(2 Semaines)

- 2.1. Introduction, historique et évolution
- 2.2. Concepts de base

- 2.3. Organisation d'un ordinateur en blocs fonctionnels
 - 2.3.1. Mémoire centrale (MC)
 - 2.3.2. Unité centrale (UC)
 - 2.3.3. Unité d'échange (UE)
- 2.4. Fonctionnement de l'UC
 - 2.4.1. Format d'une instruction
 - 2.4.2. Etapes d'exécution des instructions
- 2.6. Notions d'architecture RISC et CISC
- 2.7. Exercices

Chapitre 3 : Etude d'un microprocesseur 8 bits

(4 Semaines)

- 3.1. Généralités
- 3.2. Les différentes familles de microprocesseurs 8 bits
- 3.3. Etude d'un microprocesseur 8 bits : Intel 8080/8085
 - 3.3.1. Architecture externe : Brochage
 - 3.3.2. Architecture interne
- 3.4. Jeu d'instruction du microprocesseur 8085
- 3.5. Programmation en assembleur 8085
- 3.6. Exercices

Chapitre 4 : Les interfaces d'entrées/sorties

(3 Semaines)

- 4.1. Généralités
- 4.2. Les différentes types et architecture interne des interfaces
- 4.3. Programmation des interfaces d'E/S
- 4.4. Adressage des ports d'E/S
- 4.5. Exercices

Chapitre 5 : Les interruptions

(3 Semaines)

- 5.1. Définition d'une interruption
- 5.2. Prise en charge d'une interruption par le microprocesseur
- 5.3. Processus de traitement d'une interruption
- 5.4. Exercices

e. Références biblio-webo graphiques

