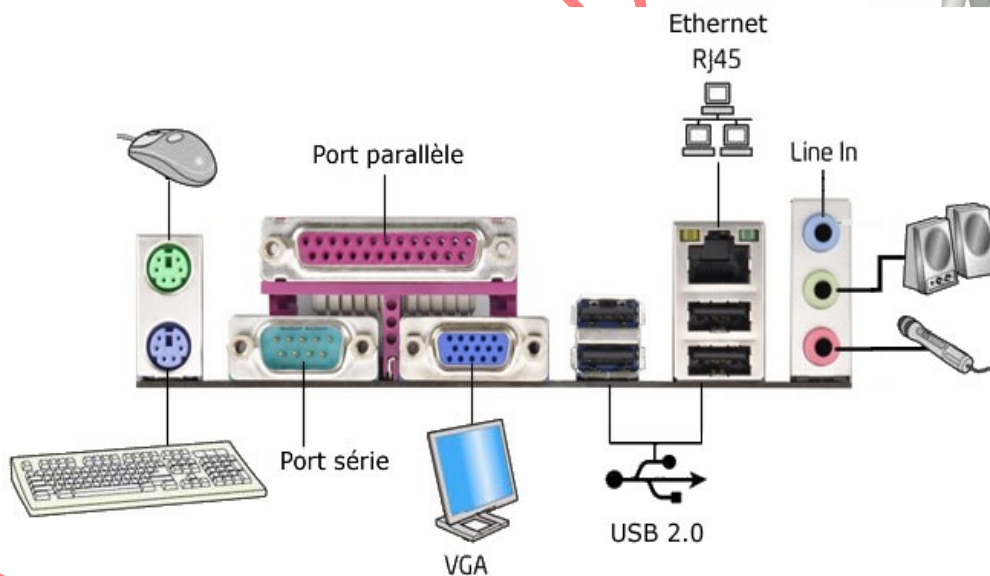




WU - Jijel

CHAPITRE 4

Les interfaces d'Entrées / Sortie



System

CHAPITRE 4

Les interfaces d'entrées/sorties

4.1. Généralités

4.2. Les différents types et architecture interne des interfaces

4.3. Programmation des interfaces d'E/S

4.4. Adressage des ports d'E/S

4.5. Exercices

4.1. Généralités

Un système de traitement à microprocesseur communique avec les périphériques extérieurs par écriture ou lecture de valeurs numériques binaires (données codées).

L'**interface**, appelée aussi **unité d'échange d'entrée-sortie** ou **PORT** d'entrée-sortie est un sous ensemble matérielle, logiciels et des spécifications permettant à l'UC d'échanger des informations avec le monde extérieur. Autrement dit, l'**interface** d'entrée/sortie est la fonction qui permet de transférer les données entre le système de traitement et un périphérique (imprimante, écran vidéo, clavier, capteurs, souris, ...).

Les **fonctions principales** (rôle) de l'interface d'entrée-sortie sont :

- ✓ La communication avec le **CPU** et les périphériques.
- ✓ La mémorisation temporaire des données.
- ✓ La détection et la correction des erreurs.
- ✓ Adaptation physique et logique.
- ✓ Accès par adressage.
- ✓ Synchronisation des échanges.



4.2. Les différents types d'interfaces

On distingue en général deux sortes d'interfaces :

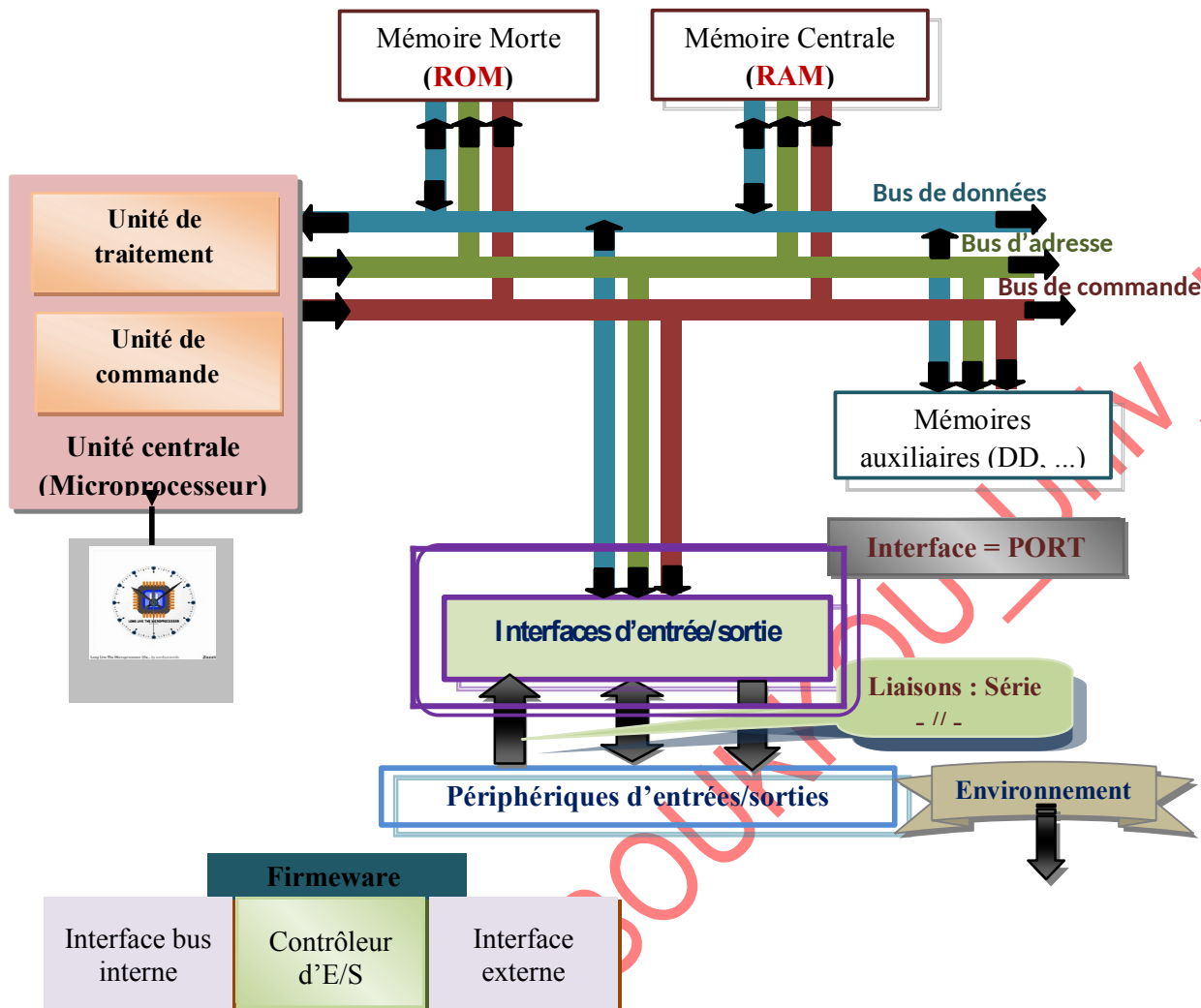
- ✓ L'interface bus interne.
- ✓ L'interface externe.

La structure d'une carte interface est représentée par le schéma de la Figure 4.1. L'interface physique constitue :

- ✓ Les signaux de donnée, d'adresse et de contrôle avec leurs caractéristiques électriques et temporelles.
- ✓ Les connecteurs, les câbles et l'assignation des branches aux signaux

Son principe de fonctionnement est le suivant :

- ✚ L'unité centrale (microprocesseur) **LIT** ou **ECRIT** le contenu du registre de données dans l'interface qui se charge de la communication avec le périphérique.
- ✚ Les bits des mots de données (8 bits) inscrits dans le registre de données peuvent alors être transférés par une liaison
 - Parallèle,
 - Série ou sous d'autres formes : USB, ...etc.



- ✓ L'interface bus interne permet au contrôleur d'entrée-sortie de communiquer avec les autres modules de l'ordinateur via le **système de communication**.
- ✓ Le bus interne est un **connecteur** permettant d'insérer les **cartes électroniques périphériques** comme une carte réseau

Fonction de l'interface bus interne :

- ✓ La **connexion** au bus.
- ✓ Le **conditionnement** du signal.
- ✓ La **configuration** de l'interface.

- ✓ Assure le conditionnement du signal.
- ✓ Il assure aussi l'adaptation et la protection des signaux d'E/S.

Figure 4.1 : Système de traitement de l'information.

Figure 4.2 : Emplacement et rôle de l'interface.

Avant d'envoyer ou de recevoir des informations, le microprocesseur doit connaître l'état du périphérique. En effet, le microprocesseur doit savoir si un périphérique est prêt à recevoir ou à transmettre une information pour que la transmission se fasse correctement.

Il existe 2 modes d'échange d'information :

- ✓ Le mode programmé par scrutation ou interruption où le microprocesseur sert d'intermédiaire entre la mémoire et le périphérique
- ✓ Le mode en accès direct à la mémoire (**DMA**) où le microprocesseur ne se charge pas de l'échange de données

L'interface est connectée aux trois bus :

Bus d'adresses

Bus de données

Bus de



Le bus d'adresse sélectionne un port parmi d'autre.

Le bus de données véhicule la donnée fournie par le microprocesseur vers le PIO ou du PIO vers le microprocesseur.

Le bus de commande valide le fonctionnement du circuit et indique le sens de transfert (lecture ou écriture).

Pour piloter les périphériques, l'interface d'entrées-sorties disposera

- ✓ D'un registre mémorisant l'adresse du périphérique (**X**),
- ✓ Le **registre de sélection du périphérique (Sel_Perph)**, et
- ✓ D'un registre permettant l'échange d'informations entre unité centrale et les périphériques, le **registre d'échange (RE)** à la manière du registre mot de l'unité de mémoire.

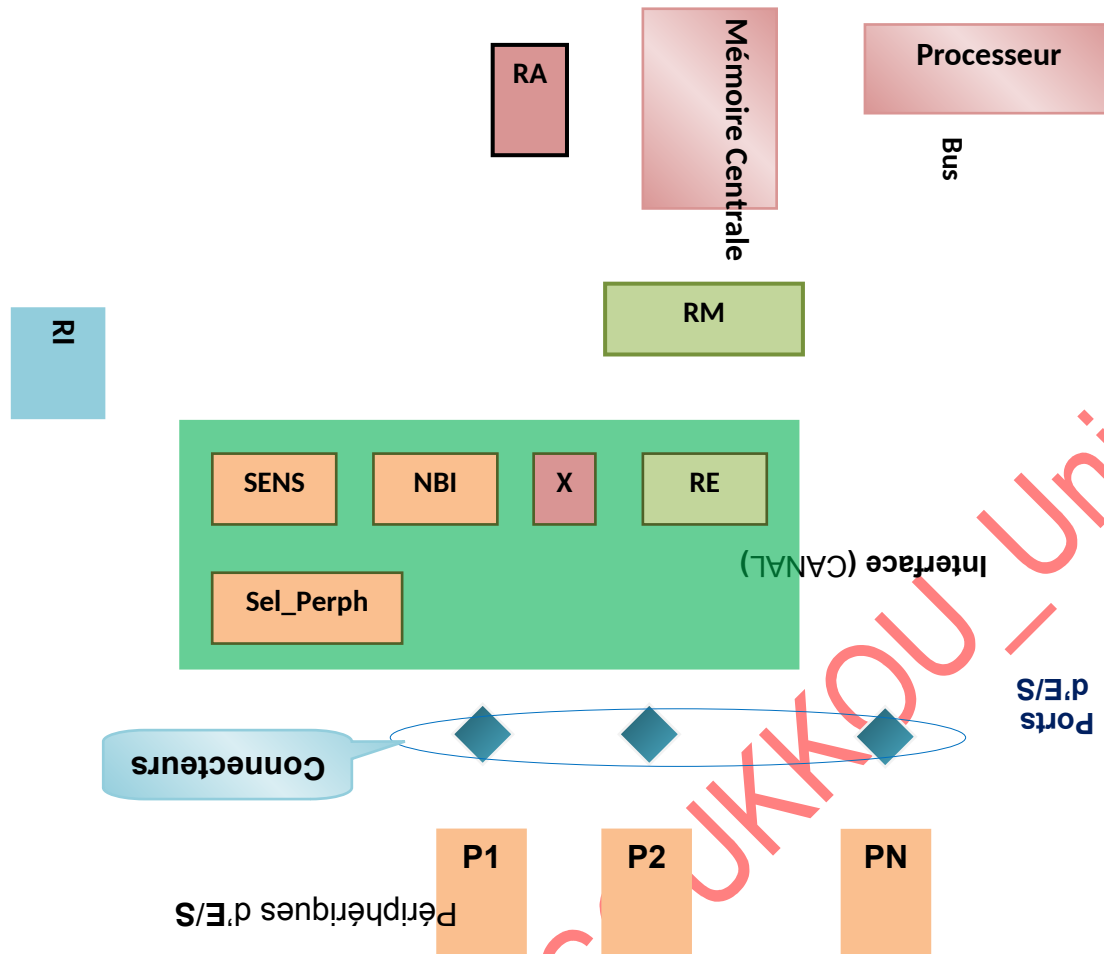


Figure 4.3 : Fonctionnement de l'interface d'E/S.

Table 4.1 : Eléments de l'interface d'E/S.

Elément	Description	Rôle
SENS	Sens de transfert des données	✓ Pour réaliser le transfert des informations, l'UE ou l'interface d'E/S (CANAL) doit connaître : ▪ Le SENS du transfert et ▪ L'adresse du l'unité périphérique concernant d'une part l'adresse de rangement (X) de la première information et le nombre d'informations (NBI) à transférée d'autre part. ✓ Ces informations sont fournis par une instruction et sont transférées dans l'UE qui peut alors sélectionnées sans l'intervention de l'unité de commande.
NBI	Nombre d'informations à transférer	
X	Adresse de rangement dans la MC	
RE	Registre d'échange	
Sel_Perph	Sélection du périphérique	
P ₁ , P ₂ , ..., P _N	Périphériques d'E/S	
RA	Registre d'adresse	
RM	Registre mot	
RI	Registre d'instruction	

Parmi **les connecteurs (adaptateurs)** classiques des interfaces d'E/S (voir Figure 4.3), on peut citer par exemple:

- ✓ Les connecteurs mini-DIN 6 branches femelles de l'interface souris PS/2.
- ✓ Les connecteurs sub-D 25 branches femelles de l'interface parallèle.
- ✓ Le connecteur jack femelle de l'entrée audio.
- ✓ Le connecteur jack femelle de sortie audio.
- ✓ Connecteur jack femelle du microphone.
- ✓ Connecteurs USB.
- ✓ Les connecteurs sub-D 9 branches femelles de l'interface série.
- ✓ Les connecteurs mini-DIN 6 branches femelles de l'interface clavier PS/2.
- ✓ etc.

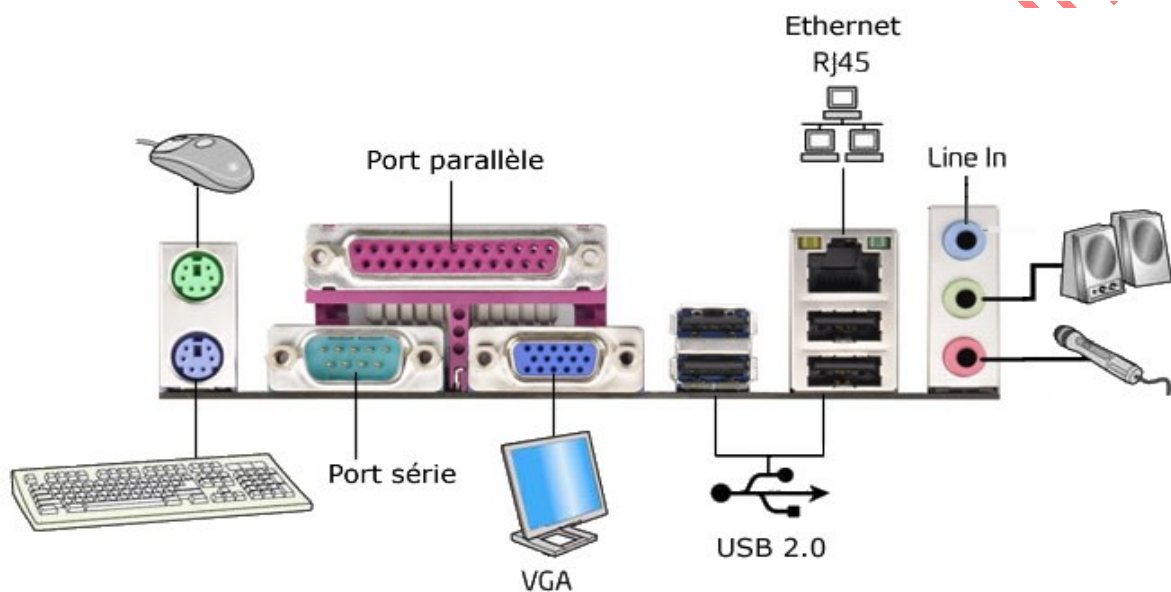


Figure 4.4 : Connecteurs classiques des interfaces d'E/S.

Selon le mode d'échange des données E/S, on peut classer les interfaces d'Entrées/Sorties selon la figure ci-dessous.

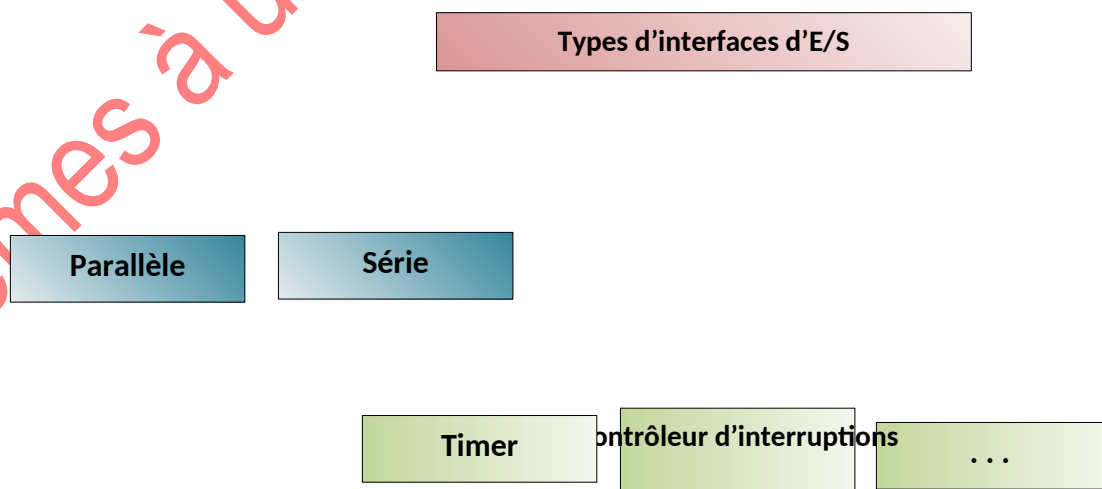
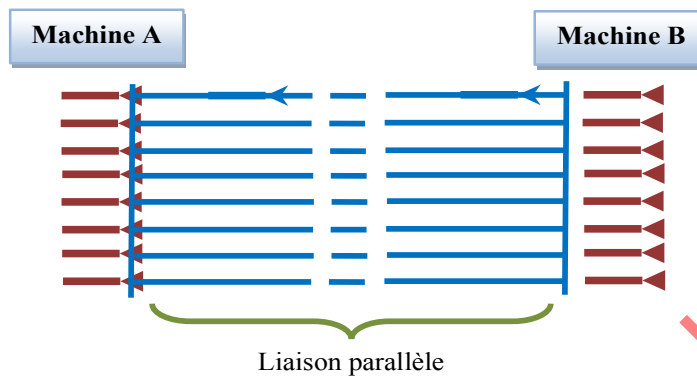


Figure 4.5 : Différentes types d'interfaces.

4.2.1. Interface parallèle

La transmission de données en parallèle consiste à envoyer des données simultanément sur plusieurs canaux (fils). Les ports parallèles présents sur les ordinateurs personnels permettent d'envoyer simultanément 8 bits (un octet) par l'intermédiaire de 8 fils.



- ✓ Les "**n = 8**" bits de la donnée à transmettre entre le système et le périphérique sont envoyés simultanément.
- ✓ Le câble de transmission nécessite un nombre important de conducteurs (**n = 8** bits d'information + la masse + des lignes de contrôle).
- ✓ Le temps de transmission d'un mot est très rapide (court).
- ✓ La transmission parallèle ne permet pas de couvrir des distances très importantes (prix du câble + pertes d'informations, ...etc).

Types de ports parallèles

IEEE 488

Centronics

SCSI

IEEE : Institute of Electrical and Electronic Engineers) ou GIPB (General Purpose Interface Bus : bus d'interface)

Développé dans les années soixante par la compagnie HP.

Comprend 24 lignes :

8 pour les données,

8 pour le contrôle et

8 de masse.

Taux de transfert de 1 à 8 Mo/s.

Fabriqué par la société CENTRONICS.

Comprend 25 lignes (broches) :

8 pour les données,

Taux de transfert de 1 Ko/s.

SCSI (Small Computer System Interface).

Comprend

25 lignes (broches) pour 8 pour 8bits de données ou

50 broches pour 16 bits de données.

Taux de transfert de 4 à 80 Mo/s.

La structure générale de l'interface parallèle (8 bits) est schématisée par la figure ci-dessous.

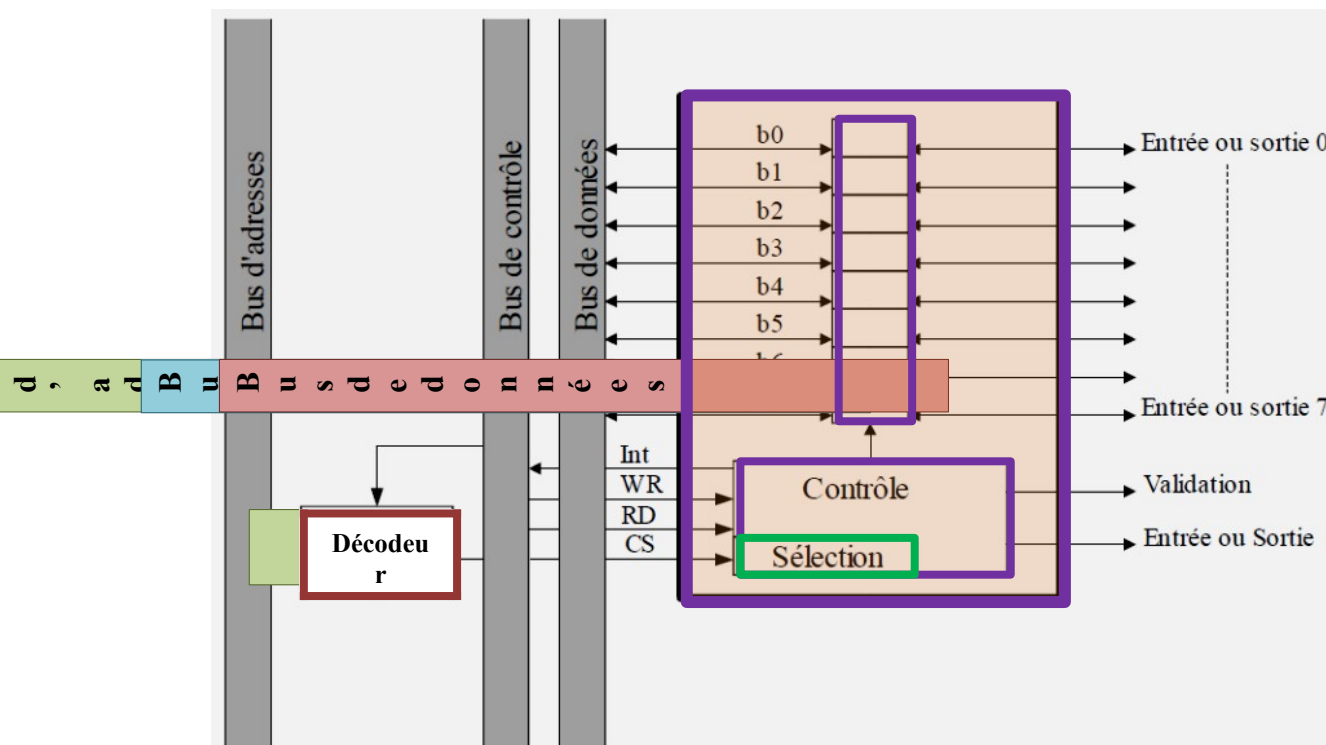


Figure 4.6 : Structure de l'interface parallèle.

- ✓ Les premiers ports parallèles bidirectionnels permettaient d'atteindre des débits de l'ordre de 2.4Mb/s. Toutefois des ports **parallèles améliorés** ont été mis au point afin d'obtenir des débits plus élevés:
 - **Le port EPP (Enhanced Parallel Port)** a permis d'atteindre des débits de l'ordre de 8 à 16 Mbps.
 - **Le port ECP (Enhanced Capabilities Port)**, mis au point par la société HP et Microsoft. Il reprend les caractéristiques du port EPP en lui ajoutant un support *Plug and Play*, c'est-à-dire la possibilité pour l'ordinateur de reconnaître les périphériques branchés.

Les ports parallèles sont, comme les ports séries, intégrés à la carte-mère. Les connecteurs DB25 permettent de connecter un élément extérieur (une imprimante par exemple).

4.2.1.1. Interface (parallèle) périphérique programmable PPI 8255

C'est l'un des **circuits programmables** (peut être programmé par logiciel) les plus courants est le circuit programmable PPI Intel 8255. Il dispose de 4 groupes d'entrées/sorties.

- Son rôle est de transférer des données du microprocesseur vers l'extérieur ou inversement.
- Tous les bits de données sont envoyés ou reçus simultanément.

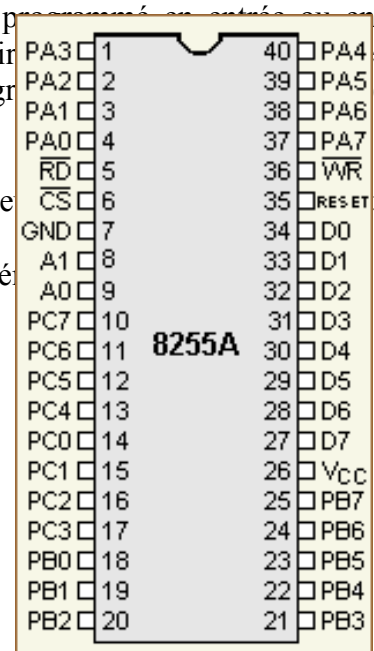


Figure 4.7 : Interface périphérique programmable PPI 8255.

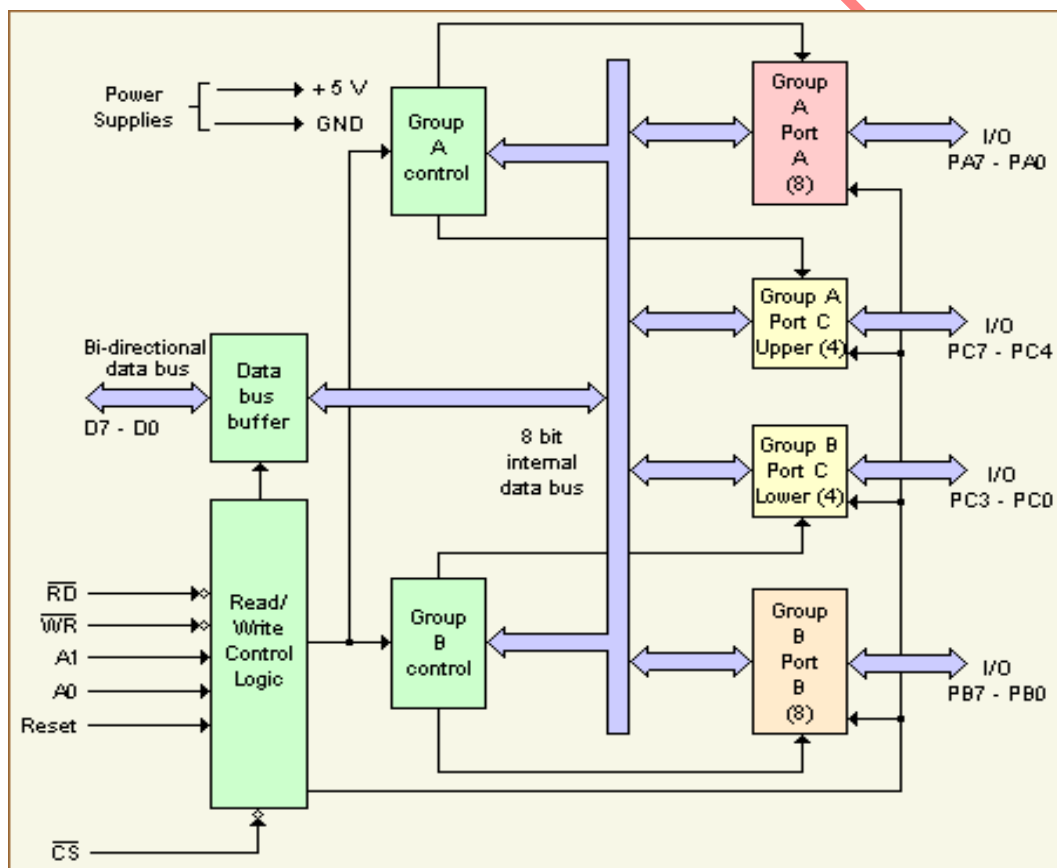


Figure 4.8 : Architecture interne du circuit PPI 8255.

Le 8255 contient 4 registres :

- Trois registres contenant les données présentes sur les ports A, B et C.
- Un registre de commande pour la configuration des ports A, B, et C en entrées et/ou en sorties.
- Les lignes d'adresse A0 et A1 définissent les adresses des registres du 8255.

Le 8255
permet 3 modes de

A1	A0	$\overline{RD}$	$\overline{WR}$	$\overline{CS}$	Opération
0	0	0	1	0	✓ Lecture du port A
0	1	0	1	0	✓ Lecture du port B
1	0	0	1	0	✓ Lecture du port C
0	0	1	0	0	✓ Ecriture du port A
0	1	1	0	0	✓ Ecriture du port B
1	0	1	0	0	✓ Ecriture du port C
1	1	1	0	0	✓ Ecriture du registre de commande
x	x	x	x	1	✓ Pas de transaction
1	1	0	1	0	✓ Illégal
x	x	1	1	0	✓ Pas de transaction

fonctionnement différents (modes 0, 1 et 2)

- **Mode 0:** Ports A et B sont configurés en entrée ou en sortie et le port C est divisé en deux groupes de 4-bits qui sont configurés en entrée ou en sortie.
 - **Mode 1:** Même chose que mode 0, sauf que le port C est utilisé pour le *handshaking* et le contrôle.
 - **Mode 2:** Port A est bidirectionnel (entrée et sortie) et Port C est utilisé pour le *handshaking*. Port B n'est pas utilisé. Ce qui donne 24 lignes commandables.
- ✚ Les configurations se font par l'écriture d'un mot de commande dans un registre de contrôle à l'adresse : adresse de base +3.
 - ✚ Les ports A, B et C sont, respectivement, aux adresses : adresse de base, adresse de base+1, adresse de base+2.

Le 8255 comporte 4 adresses :

Adresse	A1	A0	Description
base + 0 (300h)	0	0	Port A
base + 1 (301h)	0	1	Port B
base + 2 (302h)	1	0	Port C
base + 3 (303h)	1	1	Contrôle

La configuration des différents ports du 8255 est effectuée par l'écriture d'un mot de configuration à son adresse de contrôle. Voici la structure de ce mot de contrôle:



1 : Entrée
0 : Sortie

Les interfaces d'entrées/sorties

Sélection de mode

0 : Mode 0
1 : Mode 1

Groupe A

Port C (haut) :

1 : Entrée
0 : Sortie

Port A :

1 : Entrée
0 : Sortie

Sélection de mode

00: Mode 0
01 : Mode 1
1x : Mode 2

Drapeau du mode actif :

1 : Actif

Le tableau ainsi que montage ci-dessous illustrent le mode de dressage et d'interfaçage du 8255 avec le microprocesseur 8085.

Chip select address lines	Address lines to select port	HEX address	Selected I/O						
A7	A6	A5	A4	A3	A2	A1	A0		
1	0	0	0	0	0	0	0	80H	PORT A
1	0	0	0	0	0	0	1	81H	PORT B
1	0	0	0	0	0	1	0	82H	PORT C
1	0	0	0	0	0	1	1	83H	Chip select register

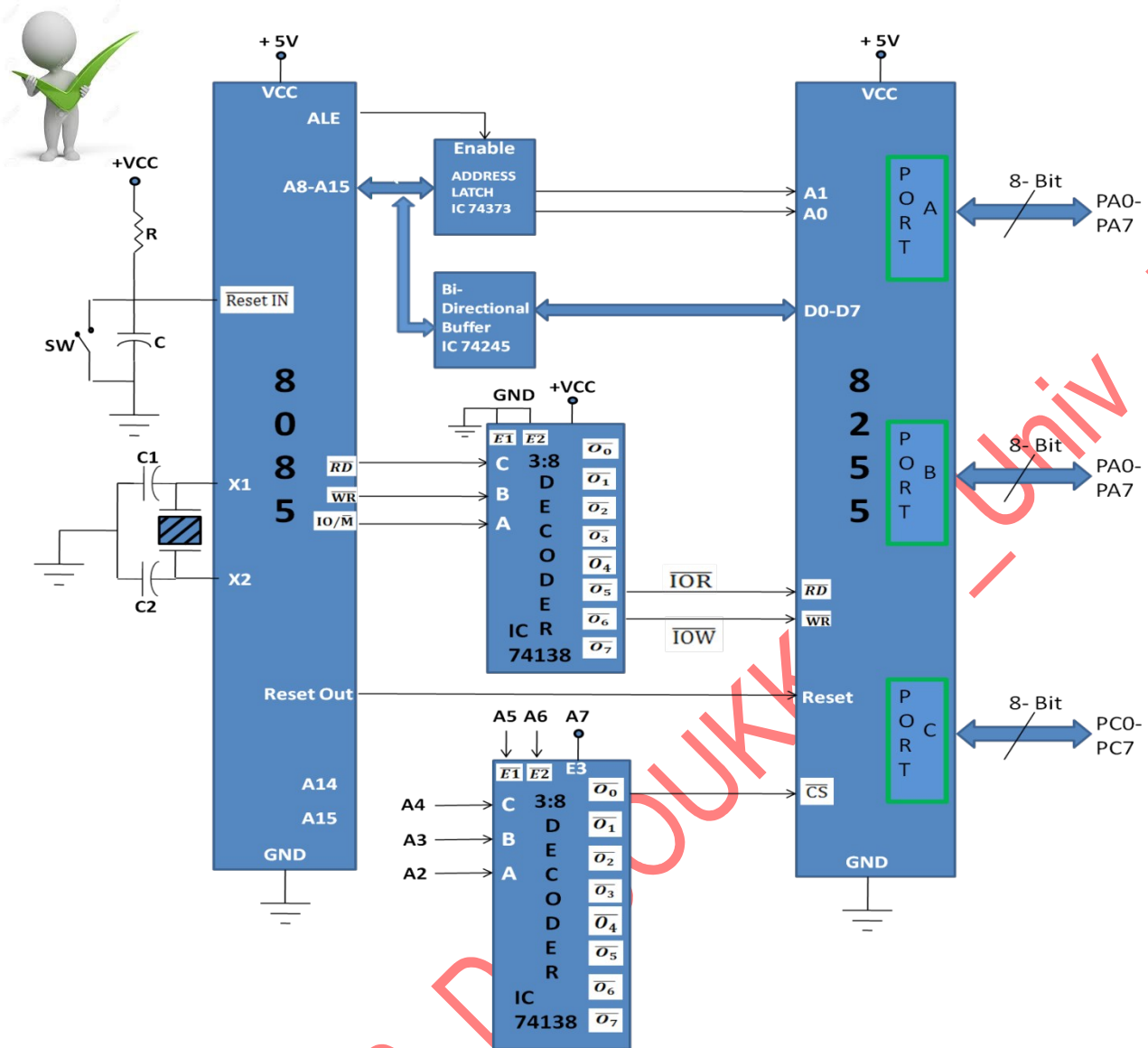
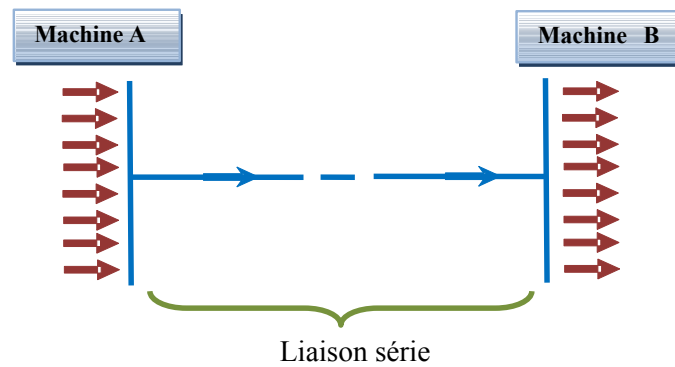


Figure 4.9 : Interfaçage du 8255 avec le microprocesseur 8085.

4.2.2. Interface Série

- ✓ Les ports (interfaces) série (Norme **RS-232**) représentent les premières interfaces ayant permis aux ordinateurs d'échanger des informations avec le "*monde extérieur*".
- ✓ Le terme *série* désigne un envoi de données *via* un fil unique: les bits sont envoyés les uns à la suite des autres.
- ✓ Les "**n**" bits de la donnée à transmettre entre le système et le périphérique sont envoyés les uns après les autres (en série).
- ✓ Le câble de transmission nécessite un nombre réduit de conducteurs:
 - Tx transmission,
 - Rx réception,
 - La masse + des lignes de contrôle (3 fils minimum).
- ✓ Le temps de transmission d'un mot est plus **important (10 fois plus)** qu'une liaison parallèle, mais permet de couvrir des distances importantes.
- ✓ C'est un composant spécialisé appelé SIO (de l'anglais: Serial Input-Output) qui réalise matériellement l'interface série.
- ✓ Ce port permet de connecter une table traçante, un Minitel, un modem, etc.



- Le nombre de bits envoyés pendant un temps d'une seconde définit la vitesse de liaison en baud (1 baud = 1 bit par seconde, bit de données et de contrôle).

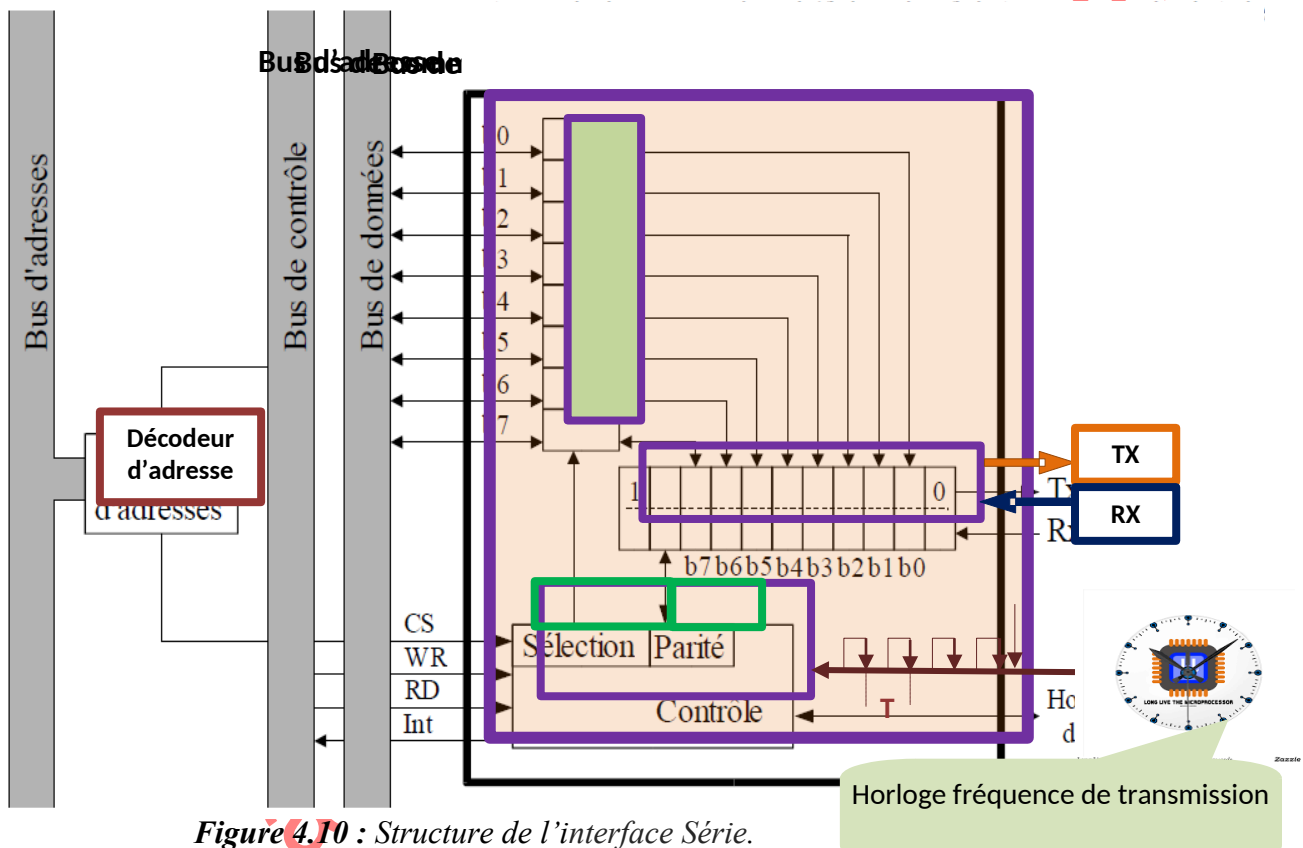


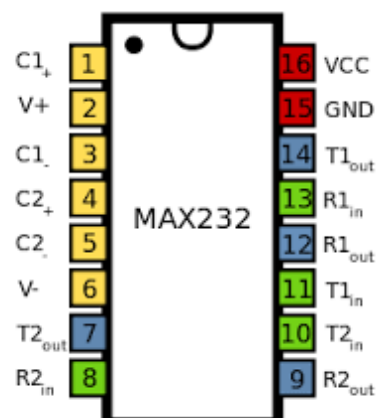
Figure 4.10 : Structure de l'interface Série.

Exemple de circuit :

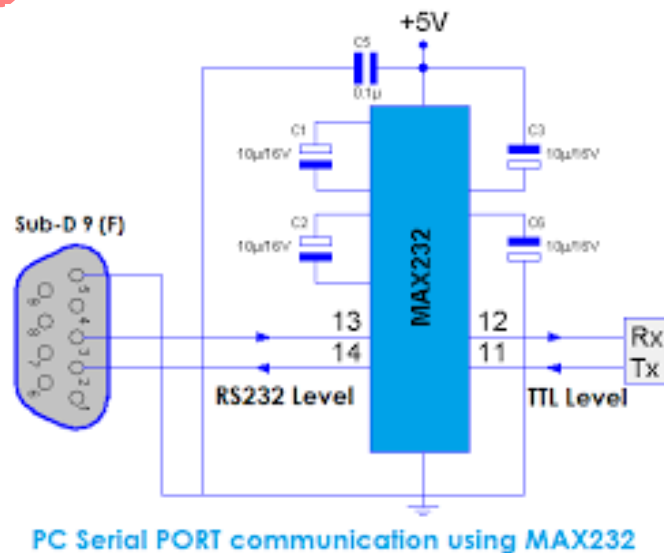
L'adaptation des données se fait à l'aide d'un circuit adaptateur de ligne (ex : MAX232), qui transforme les niveaux logiques issus du système numérique en niveaux logiques compatibles avec les normes RS-232C et vice versa.



Circuit MAX232(A) en Boitier DIP



Nbr	Name	Purpose	Signal Voltage	Capacitor Value MAX232	Capacitor Value MAX232A
1	C1+	+ connector for capacitor C1	capacitor should stand at least 16V	1 μ F	100nF
2	V+	output of voltage pump	+10V, capacitor should stand at least 16V	1 μ F to VCC	100nF to VCC
3	C1-	- connector for capacitor C1	capacitor should stand at least 16V	1 μ F	100nF
4	C2+	+ connector for capacitor C2	capacitor should stand at least 16V	1 μ F	100nF
5	C2-	- connector for capacitor C2	capacitor should stand at least 16V	1 μ F	100nF
6	V-	output of voltage pump / inverter	-10V, capacitor should stand at least 16V	1 μ F to GND	100nF to GND
7	T2out	Driver 2 output	RS-232		
8	R2in	Receiver 2 input	RS-232		
9	R2out	Receiver 2 output	TTL		
10	T2in	Driver 2 input	TTL		
11	T1in	Driver 1 input	TTL		
12	R1out	Receiver 1 output	TTL		
13	R1in	Receiver 1 input	RS-232		
14	T1out	Driver 1 output	RS-232		
15	GND	Ground	0V	1 μ F to VCC	100nF to VCC
16	VCC	Power supply	+5V	see above	see above



Types de ports série

RS232

USB

FireWire

Taux de transfert maximum de 1 Mbaud.

C'est l'un des protocoles les plus vieux et les plus répandus.

La plupart des ordinateurs possèdent une interface RS232, sur laquelle un modem, un clavier ou une souris

USB : Universal Serial Bus.

Permet de connecter à l'unité centrale jusqu'à **127 périphériques** et de connecter et déconnecter l'un de ces j

Le standard USB supporte la communication "Plug and Play".

l'indique, basé sur une architecture de type .

Il s'agit toutefois d'une interface entrée-sortie beaucoup plus rapide que les standards.

L'architecture USB est une amélioration techniques de l'interface série.

L'architecture USB a pour caractéristique de fournir l'alimentation électrique aux périphériques qu'elle relie

Elle utilise pour cela un câble composé de quatre fils

La masse **GND**,

L'alimentation **VBUS** et

Deux fils de données appelés **D-** et **D+**.



IEEE 1394 ou FireWire (ligne de feu).

Taux de transfert maximum de 400 Mbaud.

Standard récent, il sert pour les périphériques graphiques ou vidéo tels que la caméra numérique.

Il permet en outre de connecter jusqu'à **63** périphériques sur une même unité centrale et de connecter et déco

Remarques :

- ✚ La norme USB permet le chaînage des périphériques, en **utilisant une topologie en bus ou en étoile**.
- ✚ Les périphériques peuvent alors être soit connectés les uns à la suite des autres, soit **ramifiés**.
- ✚ La **ramification** se fait à l'aide de boîtiers appelés hubs (ou concentrateurs), comportant une seule entrée et plusieurs sorties.
- ✚ Certains sont actifs (fournissant de l'énergie électrique), d'autres passifs.



4.3. Programmation (gestion) des interfaces d'E/S

A chaque type d'interface est associé un contrôleur (circuit) d'E/S. Les contrôleurs d'E/S ont plusieurs fonctions:

- ✓ Lire ou écrire des données du périphérique.
- ✓ Lire ou écrire des données du processeur.
- ✓ Contrôler le périphérique et lui faire exécuter des séquences de tâches.
- ✓ Tester le périphérique et détecter des erreurs.
- ✓ Mettre certaines données du périphérique ou du processeur en mémoire tampon afin d'ajuster les vitesses de communication.

Il existe plusieurs techniques pour communiquer à partir du processeur vers un périphérique à travers un contrôleur E/S.

Techniques de communication

E/S programmées

E/S par interruptions

E/S par
DMA (Direct Memory Acces)

L'adressage des Entrées/Sorties

Chaque périphérique est pourvu d'une adresse spécifique. Deux manières d'adressage:

- 1- **Adressage direct** : Les périphériques sont adressés distinctement des positions mémoires.
- 2- Adressage des périphériques comme des positions mémoires.

Mode Accès direct mémoire (DMA)

- ✓ Relier directement le périphérique à la mémoire sans intervention de la CPU.
- ✓ Très grande vitesse de transfert de données.
- ✓ Trois techniques :
 - DMA par arrêt du microprocesseur
 - DMA par vol de cycle
 - DMA multiplexé

