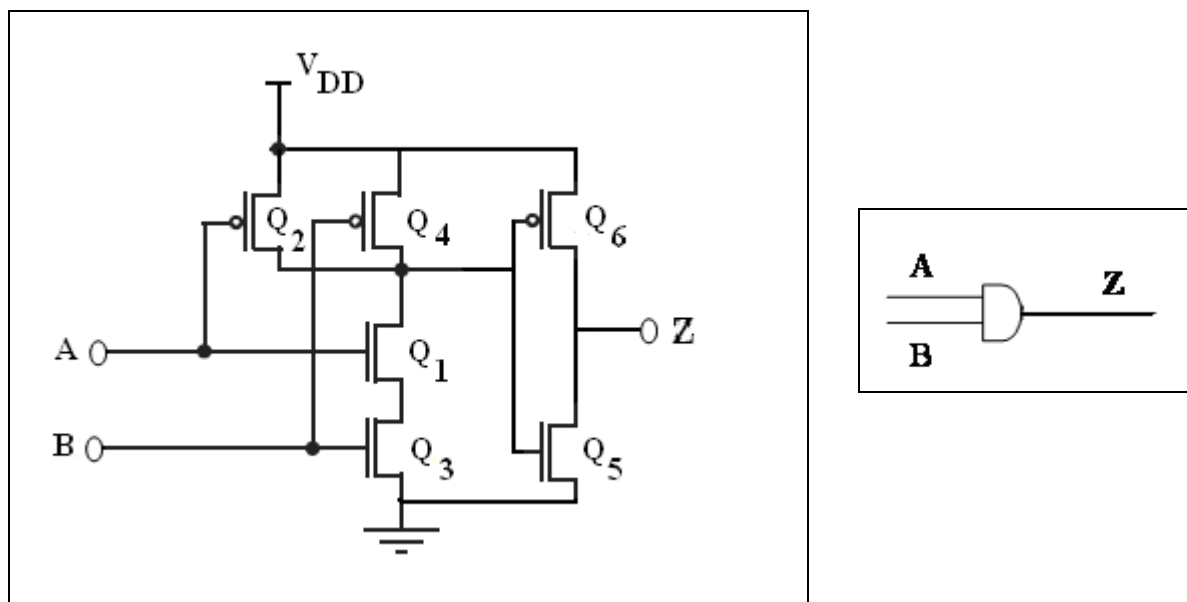


MIC28 «TP Conception CIs Numériques»

TP N° 2

Porte AND CMOS à deux entrées

On se propose de simuler une porte AND (ET) à 2 entrées A et B en technologie CMOS dont le schéma électrique et la table de vérité sont donnés par les figures ci-dessus.



A	B	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Z
L	L	OFF	ON	OFF	ON	ON	OFF	L
L	H	OFF	ON	ON	OFF	ON	OFF	L
H	L	ON	OFF	OFF	ON	OFF	ON	L
H	H	ON	OFF	ON	OFF	OFF	ON	H

Tracer, sur le même graphe, les tensions d'entrée **A** et **B** ainsi que la tension de sortie **Z**.